

(19)



Europäisches Patentamt
Eur pean Patent Office
Office eur péen des br vets

(11) Veröffentlichungsnummer:

0 349 715
A2

(12)

EUROPÄISCHE PATENTANMELDUNG

(21) Anmeldenummer: 89106224.2

(51) Int. Cl.4: H03K 5/13

(22) Anmeldetag: 08.04.89

(30) Priorität: 06.07.88 DE 3822857

(43) Veröffentlichungstag der Anmeldung:
10.01.90 Patentblatt 90/02(84) Benannte Vertragsstaaten:
FR GB IT NL(71) Anmelder: ANT Nachrichtentechnik GmbH
Gerberstrasse 33
D-7150 Backnang(DE)(72) Erfinder: Rein, Hans-Martin, Prof. Dr.-Ing.
Ein Bäumchen 6
D-5810 Witten 3(DE)

(54) Verfahren und Schaltungsanordnung zur Erzeugung eines phasenverschobenen Taktsignales.

(57) Verfahren zur Erzeugung eines um einen beliebigen einstellbaren Phasenwert zwischen 0 und $-\pi$ verschobenen Taktsignales unter Verwendung von zweier üblichen kontinuierlich zwischen 0 und $-\pi/2$ einstellbaren Phasenschleibern, von denen die beiden Eingänge des ersten mit dem nichtverzögerten bzw. mit dem um $-\pi/2$ phasenverschobenen frequenzhalbierten Signal und die beiden Eingänge des zweiten mit dem um $-\pi/2$ bzw. $-\pi$ phasenverschobenen frequenzhalbierten Signal gespeist werden, wobei beide Phasenschleiber gemeinsam angesteuert werden und wobei anschließend die Frequenz der so phasenverschobenen Ausgangssignale wieder verdoppelt wird. Aufgabe ist es, einen solchen einstellbaren Takt auch bei Eingangssignalen hoher Amplitude bereitzustellen mit relativ wenig Zusatzaufwand. Dadurch, daß die Ausgangs- oder Eingangssignale der beiden steuerbaren Phasenschleiber jeweils durch einen Tiefpaß derart gefiltert werden, so daß eventuell vorhandene Oberwellen bezüglich des frequenzhalbierten Signals amplitudengedämpft werden (Figur 5), werden Dynamikverhalten und Frequenzverhalten wesentlich verbessert. Ein Anwendungsfall ist elektrische Regeneratoren in optischen Übertragungssystemen.

EP 0 349 715 A2

Verfahren und Schaltungsanordnung zur Erzeugung eines phasenverschobenen Taktsignales

Die Erfindung bezieht sich auf ein Verfahren zur Erzeugung eines phasenverschobenen Taktsignales gemäß Oberbegriff Patentanspruch 1 bzw. um eine Schaltungsanordnung gemäß Oberbegriff Patentanspruch 5 bzw. 11. Wie in der älteren Schutzrechtsanmeldung DE-OS 37 11 592 dargelegt, ermöglichen Phasenschieber der üblichen Art Phasenverschiebungen um Beträge im Bereich 0 bis etwa -120° , s. Aufsatz "An Undersea Fiber Optic Regenerator Using an Integral Substrate Package and Flip-Chip SAW Mounting" von Dawson and Rogerson, Journal of Lightwave Technology, Vol. LT-2, No. 6, Dec. 1984, S. 926 - 932.

Der älteren Anmeldung lag die Aufgabe zugrunde, ein Verfahren bzw. eine Schaltungsanordnung anzugeben, welche in der Lage sind, Phasenverschiebungen im Bereich zwischen 0 und $-\pi$ kontinuierlich in einem weiten Frequenzbereich zu ermöglichen, ohne daß ein Abgleich der Schaltung erforderlich ist, der jeweils bei üblichen Phasenschiebern - auch bei der oben angegebenen Referenz - an die Signalfrequenz angepaßt werden muß. Das Verfahren bzw. die Schaltungsanordnung gemäß der älteren Anmeldung gestattet eine beliebige kontinuierliche Phasenverschiebung im Bereich zwischen 0 und $-\pi$, wobei der Aufwand hierfür relativ gering ist. Dabei ist weder ein interner Abgleich, noch sind externe Elemente, beispielsweise Laufzeitleitungen, erforderlich, die jeweils an die Signalfrequenz angepaßt werden müßten, beispielsweise durch entsprechende Einstellung der Länge einer Laufzeitleitung. Vielmehr erfolgt die Phasenverschiebung unabhängig von der Signalfrequenz. Damit ergibt sich als weiterer Vorteil gegenüber üblichen Phasenschiebern die einfache monolithische Integrierbarkeit der Schaltung, die zu einer erheblichen Kostenverringerung führt.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, die Kontinuität der Phasenverschiebung auch bei Eingangssignalen hoher Amplitude (also bei bestehender Gefahr einer Übersteuerung der Eingangsstufen der eingesetzten Phasenschieber) oder rechteckförmigen Signalen zu erhalten, ohne daß der zusätzliche Aufwand hier zu groß wird. Außerdem soll der Vorteil der monolithischen Integrierbarkeit, der für die im Hauptpatent angemeldeten Schaltung gilt, erhalten bleiben.

Die Lösung dieser Aufgabe erfolgt durch die kennzeichnenden Merkmale des Patentanspruches 1, 5 bzw. 11. Vorteilhaft ausgestaltungen ergeben sich durch die Unteransprüche.

Der Erfindung liegt die Überlegung zugrunde, daß bei Einsatz der beim Gegenstand der älteren Anmeldung verwendeten Phasenschieber von Dawson und Rogerson, (s. obiger Aufsatz, S. 929 Fig. 5

oder Schaltungsanordnung gemäß Fig. 3 der vorliegenden Zusatzanmeldung) ungünstige Ausgangssignale auftreten können, wenn sie mit rechteckförmigen Eingangssignalen oder Eingangssignalen hoher Amplitude betrieben werden. Diese Effekte treten vorwiegend weit unterhalb der oberen Frequenzgrenze der Schaltung auf und können z. B. zu treppenförmigen Ausgangssignalen führen. Dadurch werden die Nulldurchgänge der Ausgangsspannung nicht in ausreichendem Maße stetig mit der Steuerspannung verschoben, wobei sogar im Extremfall die Steigung in Nulldurchgang verschwinden kann, wenn die Steuerspannung zu 0 wird. Diese Effekte sind durch die über der Zeit aufgetragenen Eingangs- und Ausgangssignalen der Phasenschieberschaltung in Fig. 4 veranschaulicht. Sie stören z. B. dann, wenn das Signal am Ausgang des Phasenschiebers regeneriert oder - wie im Hauptpatent - frequenzverdoppelt und regeneriert werden soll. Die Effekte sind in der bei der älteren Anmeldung vorgeschlagenen Schaltungsanordnung (unter Erhaltung der monolithischen Integrierbarkeit) beseitigbar durch je einen Tiefpaß am Ausgang der beiden Phasenschieber. Der Tiefpaß dämpft dabei die Amplitude der Oberwellen in Bezug auf die Grundfrequenz (also der Frequenz des frequenzhalbierten Signals an den Ausgängen des vorangehenden Master-Slave-Flip-Flops M, S).

Das sich an die ausgangsseitig hinter die Phasenschieber τ_1 , τ_2 eingefügten Tiefpässe anschließende EXOR-Gatter, s. Fig. 1a, regeneriert das Signal bei gleichzeitiger Frequenzverdopplung. Auch Tiefpässe an den beiden Signaleingängen der Phasenschieber sind möglich, allerdings ist in diesem Fall bei großer Aussteuerung eine Seriengegenkopplung, beispielsweise durch Widerstände in Reihe zu den Emittern, zur Linearisierung erforderlich, um die Übersteuerung der Phasenschieber zu vermeiden.

Im einfachsten Fall kann man die Tiefpaßfunktion durch eine Kapazität parallel zum Ausgang der Phasenschieber realisieren, s. Fig. 5. (Wird die Schaltung in der Nähe ihrer oberen Frequenzgrenze betrieben, so können wegen der parasitären Kapazitäten der Transistoren keine rechteckförmigen Impulse auftreten, so daß diese Maßnahme nicht erforderlich ist.)

Eine weitere Verbesserung der Phasenverschiebung bedeutet die Ausrüstung mit einem Temperaturkoeffizienten TK. Dies ist dann von Vorteil, wenn der natürliche Temperaturkoeffizient der Taktverschiebungsschaltung selbst bzw. derjenige der von dieser Schaltung angesteuerten Schaltungen zu kompensieren ist. Ein solcher Temperaturkoeffizient läßt sich dadurch einstellen, daß man

die Regelspannung U_r nach Fig. 3 5 bzw. 6 mit einem geeigneten positiven oder negativen Temperaturkoeffizienten versieht, was mit üblichen Schaltungskonzepten möglich ist. Es kann hierzu beispielsweise der Temperaturkoeffizient einer PN-Diode ausgenutzt werden.

Es folgt nun die Beschreibung der Erfindung anhand der Figuren.

Die Figur 1 zeigt ein Ausführungsbeispiel für eine Schaltungsanordnung zur Phasenverschiebung gemäß Hauptanmeldung.

Die Figuren 2a bis 2g enthalten Impulsdigramme über der Zeit aufgetragen für Signale an verschiedenen Punkten der Schaltung gemäß Figur 1.

In Figur 3 ist das Schaltbild eines Phasenschiebers gemäß Stand der Technik wiedergegeben und in Figur 4 einige zugehörige Differenzströme über der Zeit aufgetragen.

Die Figuren 5 und 6 zeigen Schaltungsbeispiele gemäß der Erfindung und

in den Figuren 7 und 8 sind einige zugehörige Spannungen und Ströme für signifikante Punkte dieser Schaltungen über der Zeit aufgetragen.

Die Erfindung der Hauptanmeldung geht aus von der Idee, daß ein Master-Slave-D-Flip-Flop, welches in bekannter Weise zu einem Kaskadenring verkoppelt ist, damit es als Frequenzteiler arbeitet und dann Takte der halben Frequenz mit der Phase Null, $-\pi/2$ und $-\pi$ bezogen auf halbierte Frequenz, liefert, wenn man sowohl den Ausgang des Slaves (S) als auch den des Masters (M) verwendet. Eine solche Kaskade, welche mit dem Eingangstakt T angesteuert wird, wurde in den Patentanmeldungen P 35 46 131 und P 35 48 132 vorgeschlagen und ist in Figur 1a links erkennbar.

Der Takt T ist in der Figur 2a über der Zeit aufgetragen. Deutlich erkennbar sind die Ausgangssignale des Master-Flip-Flops M in Figur 2b mit der Phase Null und der Ausgang des Slave-Flip-Flops S mit der Phase $-\pi/2$, abgebildet in Figur 2c. Diese beiden Signale M, S werden auf die beiden Eingänge eines ersten Phasenverschiebungsgliedes üblicher Bauart τ_1 , s. Figur 5 auf S. 929 der eingangs zitierten Literaturstelle, gegeben (Input A und Input B). Entsprechend der eingestellten Regelspannung U_r (control V_{in}) erzeugt das Phasenschiebeglied an seinem Ausgang (V_{out}) ein Signal, das in dem Bereich zwischen der Phase Null und der Phase $-\pi/2$ beliebig kontinuierlich einstellbar ist. Das Ausgangssignal τ_1 gemäß Figur 2d, hier wieder als Zeitdiagramm aufgetragen, weist eine Phase von ungefähr $-\pi/4$, also etwa in der Mitte des aussteuerbaren Bereichs, auf. In einem zweiten Phasenschiebeglied τ_2 , das von der gleichen Bauart ist und dem an seinem ersten Eingang das Slave-Signal S, also Phase $-\pi/2$, und an seinem zweiten Eingang das invertierte Master-Signal

\bar{M} , also die Phase $-\pi$ eingegeben werden, erzeugt an seinem Ausgang ein Signal 2, welches je nach Regelspannung U_r den Bereich von $-\pi/2$ bis $-\pi$ kontinuierlich durchfahren kann. Nun werden die beiden Phasenschieber τ_1 und τ_2 von derselben Regelspannung gemeinsam angesteuert, wodurch die Phasendifferenz zwischen τ_1 und τ_2 immer konstant auf $\pi/2$ gehalten werden kann. Das Ausgangssignal τ_2 am Ausgang des zweiten Phasenschiebers ist in Figur 2e über der Zeit aufgetragen.

Die beiden Ausgangssignale der Phasenschiebeglieder τ_1 und τ_2 weisen immer noch die halbierte Frequenz auf. Gemäß Figur 1 wird eine ausschließende Frequenzverdoppelung mit einem ausschließenden ODER-Glied 01 vorgenommen. Am Ausgang dieses EXOR-Gliedes steht nunmehr ein Signal an mit der Frequenz des eingangsseitigen Taktes T jedoch im Beispiel phasenverschoben um einen Wert von etwa $-\pi/2$ bezogen auf diese Frequenz, s. Zeitdiagramm 01 gemäß Figur 2f. Die Phase kann nun im Bereich 0 bis $-\pi$ verschoben werden. Die im mittleren Phasenschieberbereich etwas (um ca. 30%) reduzierte Ausgangsspannung der Phasenschieber τ_1 und τ_2 wird i.a. durch das EXOR-Glied 01 wieder auf die binären Einheitspegel (0 bzw. 1) regeneriert. Bei Bedarf können Bufferverstärker den beiden Phasenschiebern oder dem EXOR-Glied nachgeschaltet werden (in Figur 1 nicht eingezeichnet).

Dem EXOR-Glied 01 nachgeschaltet ist ein weiteres ausschließendes ODER-Glied 02, welches an seinem zweiten Eingang E geschaltet werden kann. Wenn an diesem Eingang E der Binärwert 0 anliegt, so wird ein um 0 bis $-\pi$ phasenverschobenes Signal erzeugt, tritt aber am Eingang E der Binärwert 1 auf, so wird am Ausgang des zweiten EXOR-Gliedes ein Signal 02, s. Figur 2g, erzeugt, welches im Gegentakt verläuft, also um $-\pi$ verschoben ist. Damit aber ist der Phasenschieberbereich von Null bis $-\pi$ erweitert auf $-\pi$ bis -2π .

Mit dieser Schaltungsanordnung ist also eine kontinuierliche Phasenverschiebung im Bereich von Null bis -2π möglich.

Selbstverständlich kann anstelle des zweiten EXOR-Gliedes 02 auch ein Inverter eingesetzt werden, so daß je nach Bedarf dessen Ausgangssignal oder das Ausgangssignal des EXOR-Gliedes 01 zur Weiterverarbeitung verwendet werden kann.

Der Inverter kann jedoch insofern sich nachteilig auswirken, als er zusätzliche Laufzeiten aufweist, die sich höheren Frequenzen störend bemerkbar machen. Deshalb ist es oft günstiger, einen Buffer zu verwenden, der neben dem normalen Ausgang einen invertierenden Ausgang besitzt (s. Figur 1b) und bei dem die Signalverzögerung zwischen seinem Eingang und einem der beiden Ausgänge gleich groß ist. In diesem Fall ist auch bei hohen Frequenzen ein nahtloser Übergang zwischen den

beiden Phasenbereichen $0 \dots -\pi$ und $-\pi \dots -2\pi$ ohne Überlappung möglich. Solche Schaltungen sind z.B. in der bekannten ECL-Schaltungstechnik üblich. Auf einen Inverter bzw. auf eine Bufferstufe mit zusätzlichem invertierendem Ausgang kann u.U. verzichtet werden, wenn das EXOR-Glied 01 - wie z.B. in der ECL-Schaltungstechnik möglich - neben dem normalen Ausgang auch einen invertierenden Ausgang besitzt.

Natürlich ist auch eine Phasenverschiebung im gesamten Bereich 0 bis 2π möglich, wenn man 2 komplette Schaltungen nach Figur 1a (Eingang T, Ausgang 01) hintereinanderschaltet und alle $2 \times 2 = 4$ Phasenschleiber mit derselben Regelspannung U_r ansteuert.

Eine andere Möglichkeit besteht darin, anstelle des Zweiges 01, B, 02 ein RS-Flip-Flop zu verwenden, das an seinen Set- bzw. Reset-Eingängen mit den Ausgangssignalen der beiden Phasenschleibglieder τ_1 , τ_2 beaufschlagt wird und an dessen invertierten und nicht invertierten Ausgängen die gewünschten um 0 bis $-\pi$ bzw. $-\pi$ bis -2π phasenverschobenen Signale abnehmbar sind.

Die Figur 3 zeigt das Grundkonzept eines einstellbaren Phasenschleibers üblicher Art.

Die Figur 4 zeigt aufgetragen über der Zeit die Differenzausgangsströme i_7 minus i_8 des Phasenschleibers für, nach Fig. 3, verschiedene Stromaufteilungen i_5 zu i_6 der Einstromungen der beiden Eingangsstufen. Weiterhin aufgetragen sind ebenfalls über der Zeit die Eingangsspannungen u_{E1} und u_{E2} für die beiden Eingangsstufen und deren Ausgangsströme i_1 i_2 bzw. i_3 und i_4 .

Wie weiter oben schon angedeutet ist der in Fig. 3 wiedergegebene Phasenschleiber nur zur Verschiebung sinusförmiger Taktsignale mit nicht zu großer Amplitude geeignet. Wenn die beiden Eingangsspannungen u_{E1} und u_{E2} rechteckförmig verlaufen oder die Schaltung stark übersteuert wird, werden die Verläufe der Ausgangsströme i_1 bis i_4 dieser beiden Stufen näherungsweise rechteckförmig. Dadurch erhält man einen Differenzausgangsstrom i_7 minus i_8 mit treppenförmigem Verlauf. Wegen des Zusammenhangs Ausgangsspannung $u_A = R_1 \cdot (i_7 - i_8)$ wird damit auch die Ausgangsspannung u_A treppenförmig. Durch die Steuerspannung U_r , durch die der Einspeisestrom I_0 aufgeteilt wird in i_5 und i_6 , werden die Pegel der Ausgangsspannungsstufen bestimmt. Betrachtet man die Nulldurchgänge der Eingangsspannung u_{E1} und der Ausgangsspannung u_A , so läßt sich der Phasenwinkel ϕ zwischen den beiden Spannungen gemäß Figur 4 wie folgt bestimmen:

$\phi = 0$ für $U_r < 0$ und $\phi = \pi$ für $U_r > 0$,

wobei ϕ der Phasenwinkel zwischen u_1 und u_2 ist. Für $U_r = 0$ ist die Ausgangsspannung in bestimmten Bereichen = 0, d. h. sie besitzt keine eindeutigen Nulldurchgänge. Somit läßt sich, auch nach

Regeneration des Signals, keine Phasenverschiebung zwischen Ausgangs- und Eingangsspannung des Phasenschleibers bestimmen. Für Eingangssignale mit rechteckförmigen Verlauf oder großer Amplitude ermöglicht dieses Schaltungskonzept keine kontinuierliche Phasenverschiebung. Als Komponente des in Figur 1a dargestellten Blockschaltbilds eines breitbandigen Phasenschleibers läßt sich somit die Phasenschleiberschaltung gemäß Figur 3 nicht ohne weiteres und nicht unverändert einsetzen, da bei niedrigen Frequenzen die Ausgangsspannungen des Master-Slave-Flip-Flops M, S rechteckförmig verlaufen. Das Konzept einer Phasenschleiberschaltung, die auch bei Ansteuerung mit rechteckförmigen Signalen arbeitet, ist in Figur 5 und 6 dargestellt. Der Unterschied gegenüber der in Figur 3 dargestellten Schaltung ist der Einsatz eines Tiefpasses am Schaltungsausgang. Durch geeignete Dimensionierung der Elemente Widerstände R_1 und Kondensator C_1 erhält man am Schaltungsausgang vorwiegend die Grundwelle der treppenförmigen Spannung, während die Oberwellen weitgehend ausgefiltert werden. Die Kapazität C_1 ist dabei die Gesamtkapazität inklusive der parasitären Kapazitäten der Transistoren T_1 bis T_4 der beiden Eingangsstufen und der Eingangskapazität des anschließenden EXOR-Gatters. Bei hoch ohmiger Dimensionierung von R_1 stellt der Phasenschleiberausgang einen idealen Integrator dar, dessen Ausgangsspannung in Fig. 7 für verschiedene Stromverhältnisse i_5 zu i_6 und i_6 zu i_5 skizziert ist. Eine Darstellung der Ausgangsspannung für verschiedene Stromverhältnisse i_5 zu i_6 und i_6 zu i_5 für den nichtidealen Fall, also nicht für den Grenzfall des idealen Integrators, ist in Fig. 8 wiedergegeben. Bei diesem Beispiel der Dimensionierung ist also die Kapazität C_1 zu klein gewählt oder aber anders ausgedrückt die Betriebsfrequenz ist zu klein.

Eine weitere Schaltung mit einem ausgangsseitigen Tiefpaß zeigt der Phasenschleiber gemäß Fig. 6, bei dem hinter dem Kondensator C_1 eine Transimpedanzstufe zur Signalregeneration eingefügt ist, durch die der zulässige Frequenzbereich erweitert werden kann.

Ansprüche

1. Verfahren zur Erzeugung eines um einen beliebigen einstellbaren Phasenwert zwischen Null und $-\pi$ verschobenen Taktsignales, insbesondere hoher Frequenz, unter Verwendung von üblichen kontinuierlich zwischen Null und $-\pi/2$ bzw. $-3\pi/4$ einstellbaren Phasenschleibern, wobei die Frequenz des ursprünglichen Signals (T) mittels eines Frequenzteilers halbiert wird, wobei Phasenverschiebungen dieses frequenzhalbierten Signals von 0,

$-\pi/2$ und $-\pi$ erzeugt werden, wobei zwei steuerbare Phasenschieber ($r1$, $r2$), mit denen jeweils ein Signal erzeugbar ist, dessen Phase kontinuierlich einstellbar ist auf einen Wert in dem Bereich zwischen der Phase eines ersten Eingangssignals und der Phase eines zweiten Eingangssignals, derart eingesetzt werden, daß der erste Phasenschieber ($r1$) an seinem ersten Eingang mit dem nicht verzögerten und an seinem zweiten Eingang mit dem um $-\pi/2$ phasenverschobenen frequenzhalbierten Signal gespeist wird und daß der zweite Phasenschieber ($r2$) an seinen beiden Eingängen mit dem um $-\pi/2$ phasenverschobenen bzw. mit dem um $-\pi$ phasenverschobenen, frequenzhalbierten Signal gespeist wird und daß sie gemeinsam angesteuert werden (Ur) und dadurch beliebig vorgebbare, kontinuierliche Phasenwerte erzeugen können in den Bereichen 0 bis $-\pi/2$ und $-\pi/2$ bis $-\pi$, und wobei anschließend die Frequenz der so phasenverschobenen Signale wieder verdoppelt wird, so daß Phasenverschiebungswerte zwischen 0 und $-\pi$ bezogen auf die Frequenz des ursprünglichen Signals (T) entstehen, nach P 37 11 592, dadurch gekennzeichnet,

daß die Ausgangs- und/oder Eingangssignale der beiden steuerbaren Phasenschieber ($r1$, $r2$) jeweils durch einen Tiefpaß (TP) derart gefiltert werden, daß eventuell vorhandene Oberwellen bezüglich des frequenzhalbierten Signals (M , S) amplitudengedämpft werden.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet,

daß als Frequenzteiler, der Phasenwerte von 0, $-\pi/2$ und $-\pi$ bezogen auf die halbierte Frequenz liefert, eine Master-Slave-D-Flip-Flop-Kaskade (M , S) verwendet wird, die durch eine invertierte Rückkopplung zu einem Ring ergänzt ist, wobei sowohl das Ausgangssignal des Slaves (S) als auch das des Masters (M) zur Ansteuerung der beiden Phasenschieber benötigt wird.

3. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß als Frequenzverdoppler ein ausschließendes ODER-Glied (01) verwendet wird, dessen beiden Eingänge mit den Ausgangssignalen der beiden gemeinsam angesteuerten Phasenschieber ($r1$, $r2$) gespeist werden.

4. Verfahren nach Anspruch 3, dadurch gekennzeichnet, daß das Ausgangssignal des ausschließenden ODER-Gliedes zusätzlich in invertierter Form erzeugt wird.

5. Schaltungsanordnung zur Erzeugung eines um einen beliebig einstellbaren Phasenwert zwischen 0 und $-\pi$ phasenverschobenen Taktsignales, insbesondere hoher Frequenz, unter Verwendung von Phasenschiebern, mit denen jeweils ein Signal erzeugbar ist, dessen Phase kontinuierlich einstellbar ist auf einen Wert in dem Bereich zwischen der

Phase eines ersten Eingangssignals und der Phase eines zweiten Eingangssignals, wobei ein durch eine invertierte Rückkopplung zu einem Ring ergänztes Master-Slave-S-Flip-Flop (M , S) als Frequenzteiler vorgesehen ist, in dessen Takteingang das zu verschiebende Signal (T) eingespeist wird und dessen Master- oder Slave-Ausgänge die Phasenverschiebungen 0 und $-\pi$ und dessen einer Slave- oder Master-Ausgang den Phasenwert $-\pi/2$ aufweisen, wobei zwei Phasenschieber ($r1$, $r2$) vorgesehen sind, daß diese gemeinsam durch ein Steuersignal (Ur) gesteuert werden,

daß die beiden Eingänge des einen Phasenschiebers ($r1$) mit dem unverzögerten bzw. um $-\pi/2$ verzögerten frequenzhalbierten Signal beaufschlagt sind, wobei die beiden Eingänge des anderen Phasenschiebegliedes ($r2$) mit dem um $-\pi/2$ bzw. um $-\pi$ verzögerten frequenzhalbierten Signal beaufschlagt sind, wobei ein ausschließendes ODER-Glied (01) vorgesehen ist, dessen Eingänge mit den Ausgängen der beiden Phasenschieber ($r1$, $r2$) verbunden sind und wobei das Ausgangssignal dieses ausschließenden ODER-Gliedes (01) das gewünschte um eine Phase im Bereich 0 bis $-\pi$ phasenverschobene Signal ist bezogen auf die Phase und Frequenz des Eingangssignals (T), dadurch gekennzeichnet,

daß am Ausgang oder an den Eingängen der beiden steuerbaren Phasenschieber ($r1$, $r2$) jeweils ein Tiefpaß (TP) eingefügt ist, durch den Oberwellen bezüglich des frequenzhalbierten Signals (M , S) amplitudengedämpft werden.

6. Schaltungsanordnung nach Anspruch 5, dadurch gekennzeichnet,

daß dem ausschließenden ODER-Glied (01) zwei Bufferverstärker (B) vor- bzw. ein Bufferverstärker (B) nachgeschaltet sind.

7. Schaltungsanordnung nach Anspruch 5 oder 6, dadurch gekennzeichnet,

daß das ausschließende ODER-Glied (01) einen zusätzlichen, invertierenden Ausgang aufweist, an dem das um $-\pi$ bis -2π phasenverschobene Signal abgreifbar ist.

8. Schaltungsanordnung nach Anspruch 6, dadurch gekennzeichnet,

daß der nachgeschaltete Buffer (B) einen zusätzlichen, invertierenden Ausgang aufweist.

9. Schaltungsanordnung nach Anspruch 5 oder 6, dadurch gekennzeichnet,

daß dem ausschließenden ODER-Glied (01) ein weiteres ausschließendes ODER-Glied (02) nachgeschaltet ist, das über seinen zweiten Eingang mit einem binären Signal (E) auf den Phasenbereich 0 bis $-\pi$ oder auf den gegenphasigen Bereich $-\pi$ bis -2π schaltbar ist.

10. Schaltungsanordnung nach Anspruch 5 oder 6, dadurch gekennzeichnet,

daß dem ausschließenden ODER-Glied (01) ein In-

verter nachgeschaltet ist.

11. Schaltungsanordnung zur Erzeugung eines um einen beliebig einstellbar n Phasenwert zwischen 0 und $-\pi$ phasenverschobenen Taktsignales, insbesondere hoher Frequenz, unter Verwendung von Phasenschleibern, mit denen jeweils ein Signal erzeugbar ist, dessen Phase kontinuierlich einstellbar ist auf einen Wert in dem Bereich zwischen der Phase eines ersten Eingangssignals und der Phase eines zweiten Eingangssignals, wobei ein durch eine invertierte Rückkopplung zu einem Ring ergänztes Master-Slave-D-Flip-Flop (M, S) als Frequenzteiler vorgesehen ist, in dessen Takteingang das zu verschiebende Signal (T) eingespeist wird und dessen Master- oder Slave-Ausgänge die Phasenverschiebungen 0 und $-\pi$ und dessen einer Slave- oder Master-Ausgang den Phasenwert $-\pi/2$ aufweisen, wobei zwei Phasenschieber (τ_1 , τ_2) vorgesehen sind, wobei diese gemeinsam durch ein Steuersignal (U_r) ansteuerbar sind, wobei die beiden Eingänge des einen Phasenschiebers (τ_1) mit dem unverzögerten bzw. um $-\pi/2$ verzögerten frequenzhalbierten Signal beaufschlagt sind, wobei die beiden Eingänge des anderen Phasenschiebers (τ_2) mit dem um $-\pi/2$ bzw. um $-\pi$ verzögerten frequenzhalbierten Signal beaufschlagt sind, wobei ein Reset-Set-Flip-Flop (RS) mit invertierendem Ein- und Ausgang vorgesehen ist, dessen Eingänge mit den Ausgängen der beiden Phasenschieber (τ_1 , τ_2) verbunden sind und wobei das invertierte oder das nichtinvertierte Ausgangssignal dieses Flip-Flops das gewünschte um 0 bis $-\pi$ bzw. um $-\pi$ bis -2π phasenverschobene Signal ist bezogen auf die Phase und Frequenz des Eingangssignales (T), dadurch gekennzeichnet, daß am Ausgang oder an den Eingängen der beiden steuerbaren Phasenschieber (τ_1 , τ_2) jeweils ein Tiefpaß (TP) eingefügt ist, durch den Oberwellen bezüglich des frequenzhalbierten Signals (M, S) amplitudengedämpft werden.

12. Schaltungsanordnung nach einem der Ansprüche 5 bis 11, dadurch gekennzeichnet, daß die Phasenschleiber mit einem Temperaturkoeffizienten versehen werden, indem jeweils an ihrem Regelspannungseingang (U_r) bekannte Temperaturgangkompensationsschaltungen, beispielsweise mit PN-Dioden, eingefügt werden.

13. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet, daß den Tiefpässen Verstärker nachgeschaltet sind.

14. Schaltungsanordnung nach einem der Ansprüche 5 bis 12, dadurch gekennzeichnet, daß den Tiefpässen Verstärker nachgeschaltet sind.

5

10

15

20

25

30

35

40

45

50

55

6

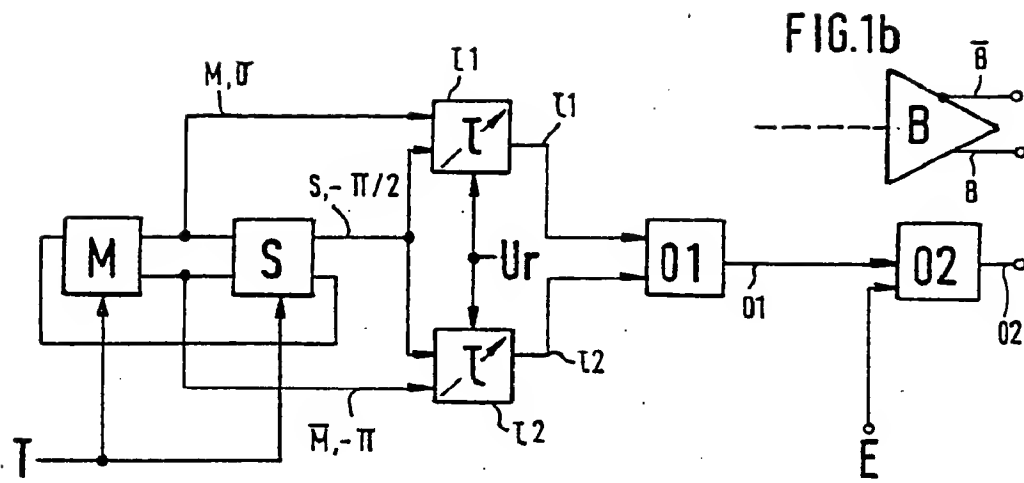
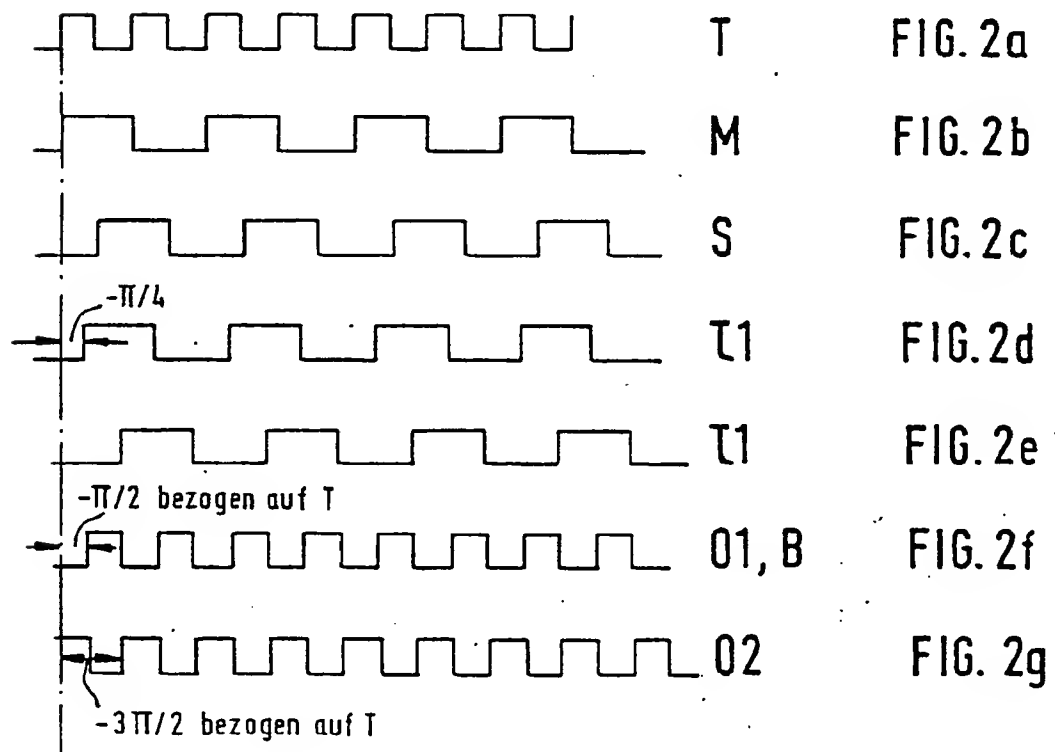


FIG. 1a



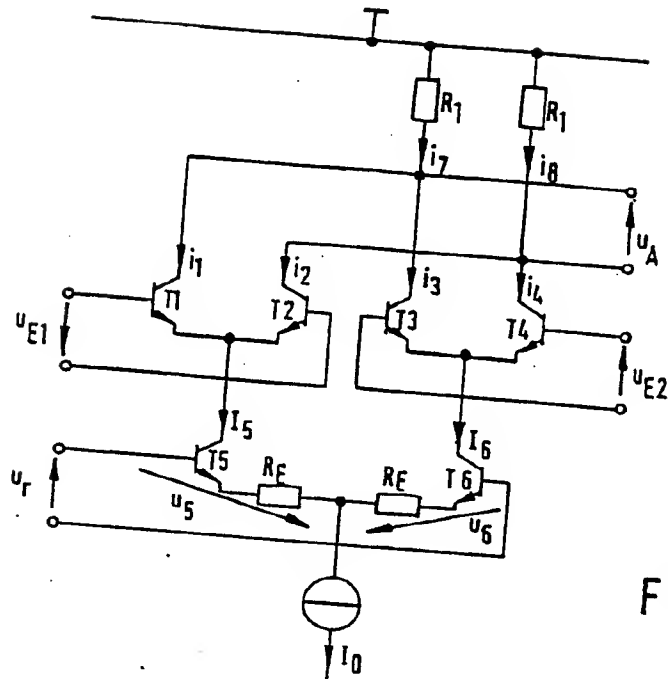


FIG. 3

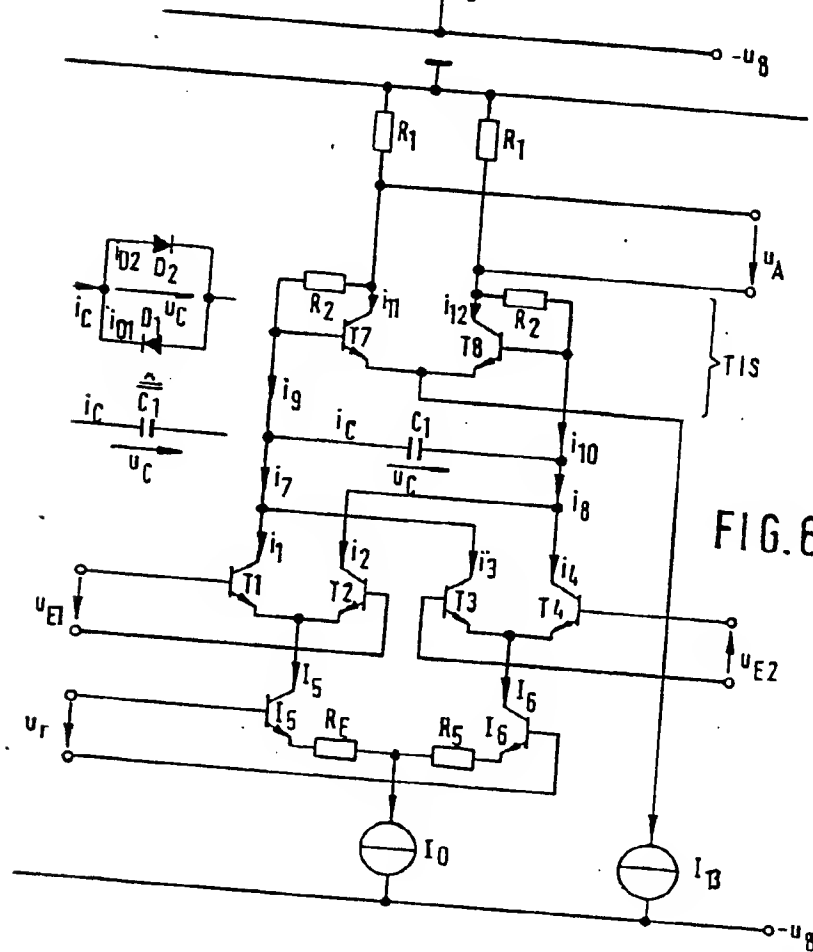


FIG. 6

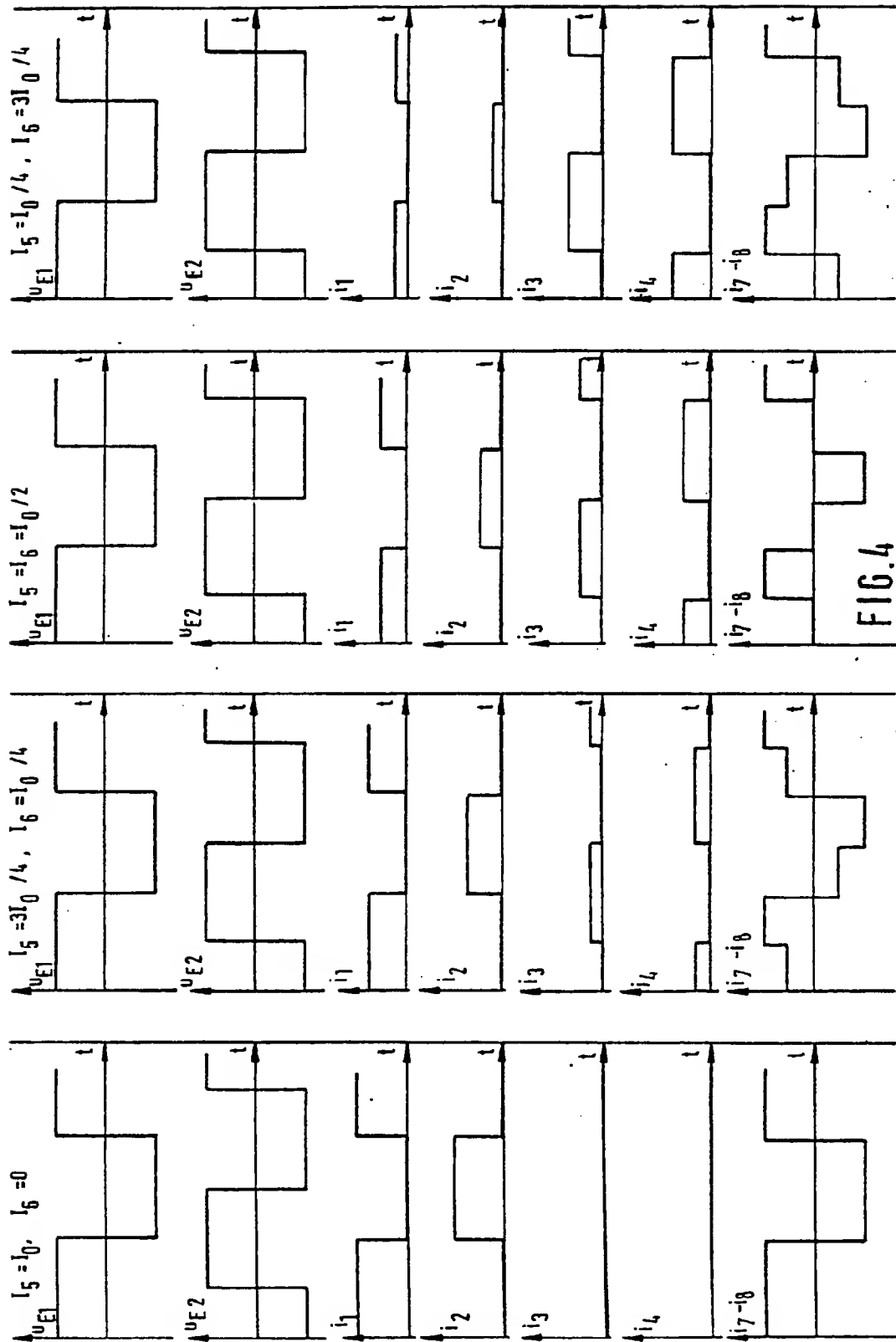


FIG. 4

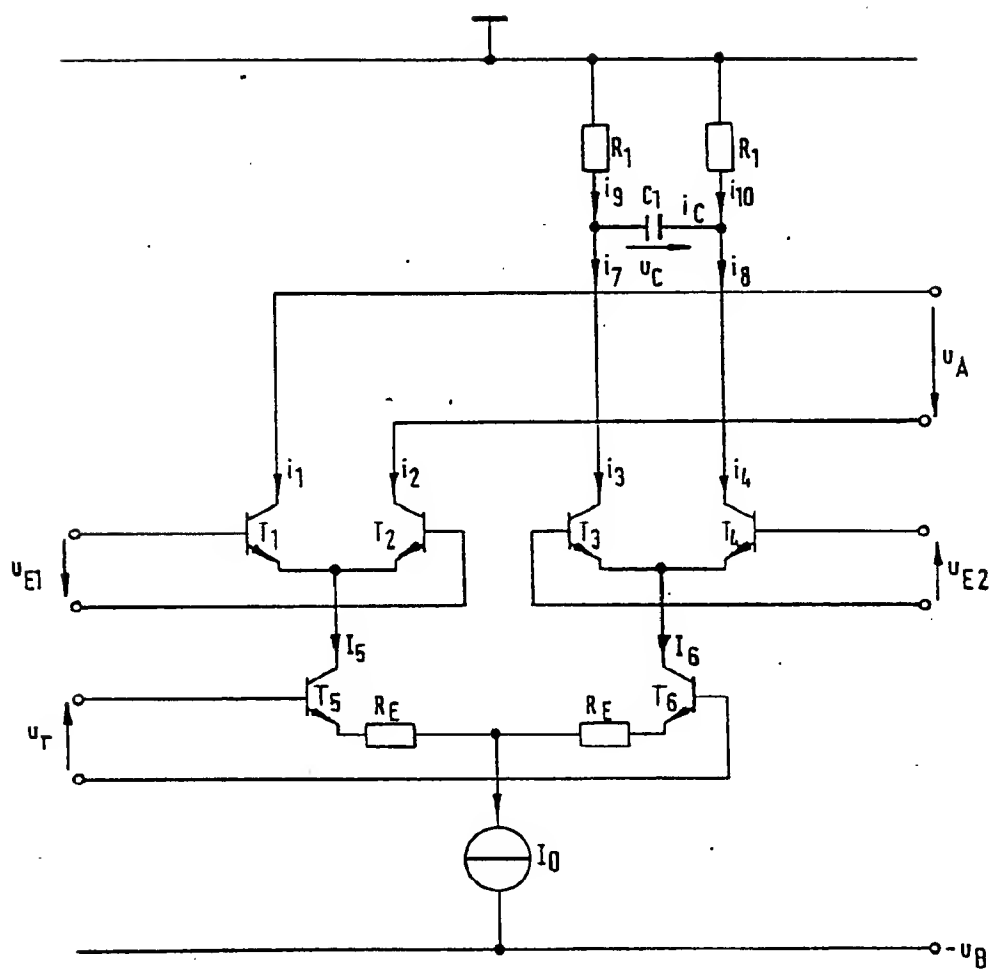
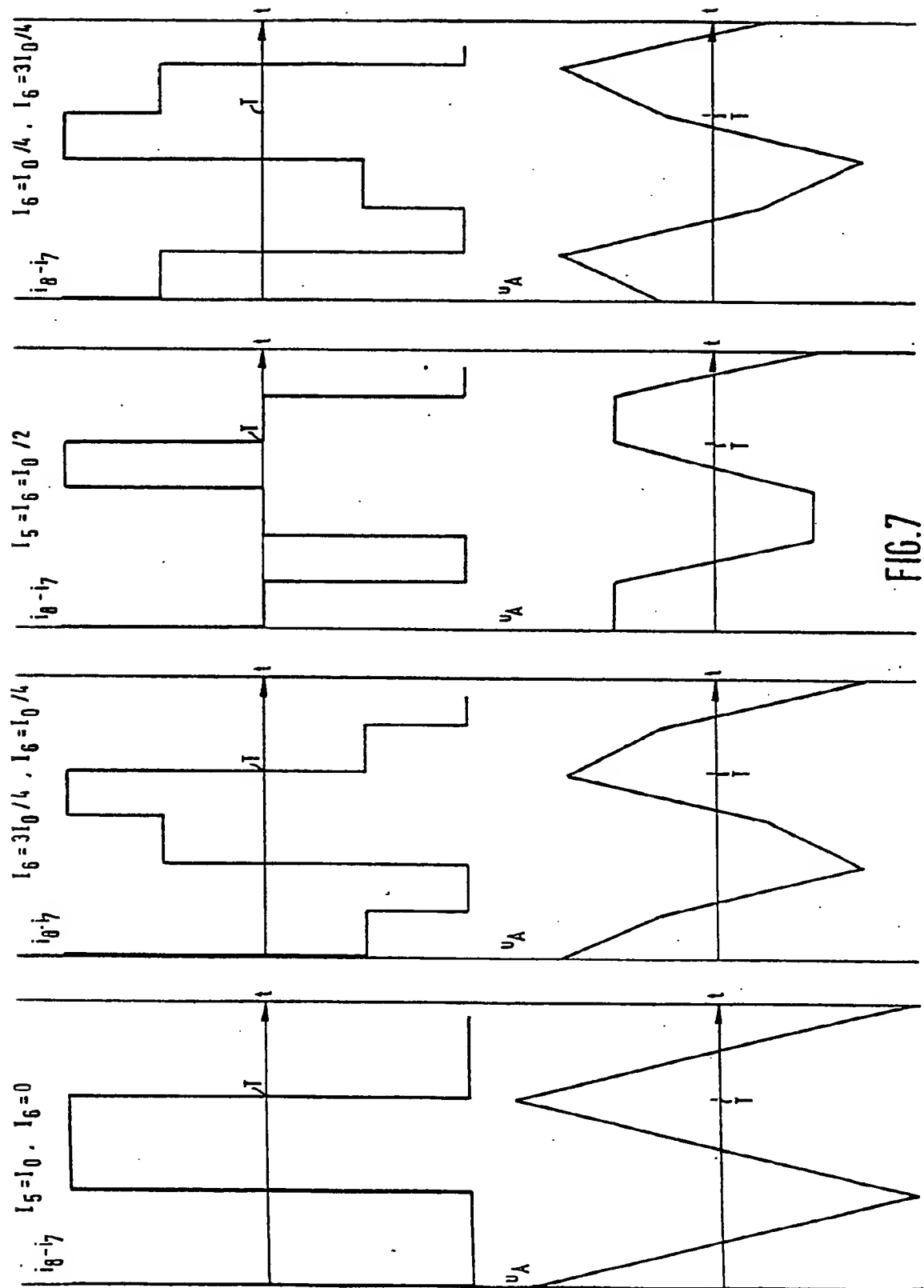


FIG. 5



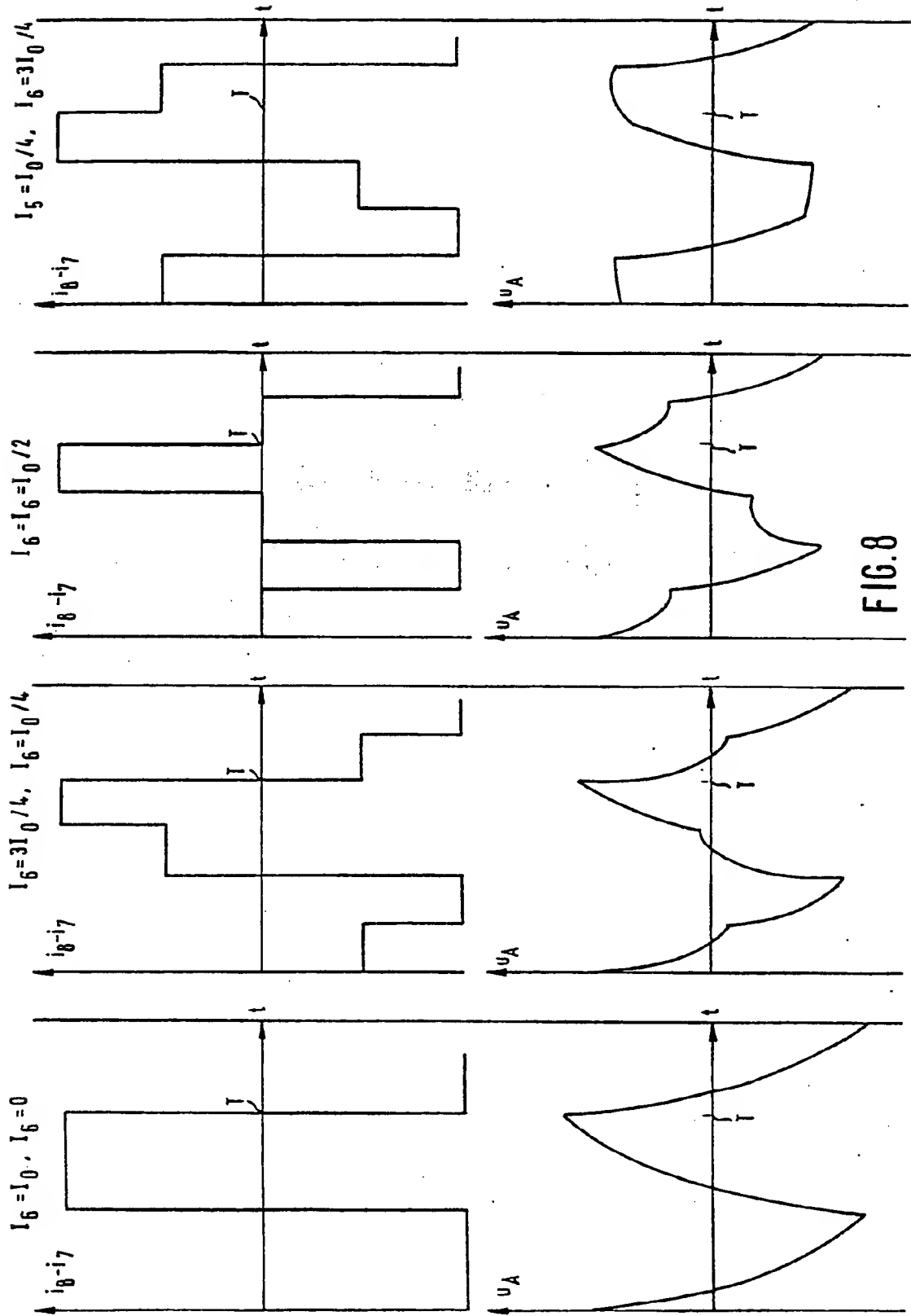


FIG. 8

THIS PAGE BLANK (USPTO)

DOCKET NO: Ad N-IT-197
SERIAL NO: _____
APPLICANT: Martin Ewert et al.

LERNER AND GREENBERG P.A.
P.O. BOX 2480
HOLLYWOOD, FLORIDA 33022
TEL. (954) 925-1100